

Progetti analogici a basso rumore in tecnologia CMOS

M. Manghisoni



Università di Bergamo
Dipartimento di Ingegneria Industriale



INFN
Sezione di Pavia

**Corso nazionale di Formazione
Elettronica di Front-end per i rivelatori di particelle**

INFN-Pavia, 25-29 Ottobre 2004

Sommario

- Introduzione
- Rumore nei sistemi analogici
- Sorgenti di rumore nei transistor MOS
- Effetti dello *scaling* tecnologico sulle sorgenti di rumore
- Caratterizzazione sperimentale delle sorgenti di rumore nei transistori MOS
- Esempio di progetto analogico a basso rumore in tecnologia CMOS
- Bibliografia

Introduzione

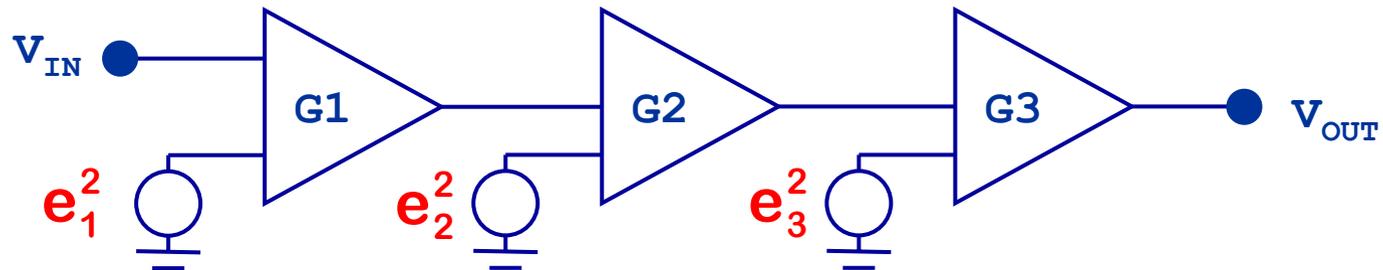
- **Rumore** determina le prestazioni di sistemi per elaborazione di piccoli segnali (trasduttori, lettura di segnali da rivelatori...)
- Rappresenta **limite inferiore al segnale che può essere elaborato** dal circuito senza portare ad un deterioramento significativo delle qualità del segnale
- **Prestazioni di rumore** di un sistema **determinate da caratteristiche di singoli componenti** ⇒ importante conoscere le prestazioni di ciascun componente per ottimizzare prestazioni di rumore dei circuiti

Rumore nei sistemi analogici

- Sorgenti di rumore incorrelate (statisticamente indipendenti) si sommano in quadratura
 - Rumore totale dominato dal primo stadio del sistema di amplificazione
 - Rumore indipendente da fattore di guadagno e da impedenza d'ingresso \Rightarrow il rumore può essere riferito all'ingresso del sistema
 - In un sistema reale queste sono approssimazioni ma sono ampiamente accettabili
- \Rightarrow possibile concentrarsi solo sul primo stadio e, in particolare, sul suo dispositivo di ingresso del sistema

Rumore dominato da primo stadio

- Sistema di amplificazione costituito da più stadi



$$V_{OUT} = G_1 \cdot G_2 \cdot G_3 \cdot V_{IN}$$

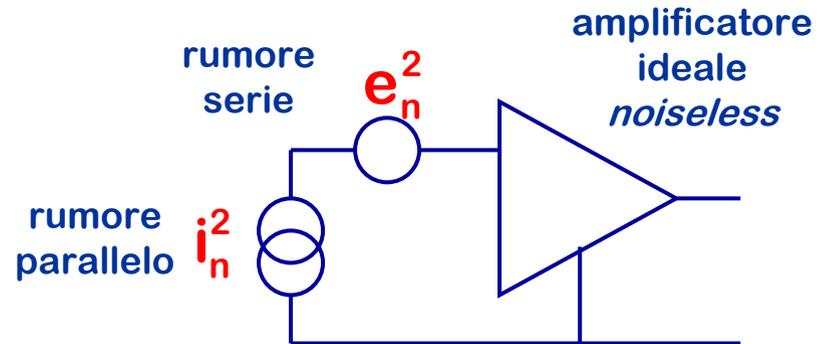
$$e_{OUT}^2 = G_1^2 \cdot G_2^2 \cdot G_3^2 \cdot e_1^2 + G_2^2 \cdot G_3^2 \cdot e_2^2 + G_3^2 \cdot e_3^2$$

$$\frac{e_{OUT}^2}{V_{OUT}^2} = \left(e_1^2 + \frac{e_2^2}{G_1^2} + \frac{e_3^2}{G_1^2 \cdot G_2^2} \right) \cdot \frac{1}{V_{IN}^2} \approx \frac{e_1^2}{V_{IN}^2} \quad \text{per } G_1 \text{ elevato}$$

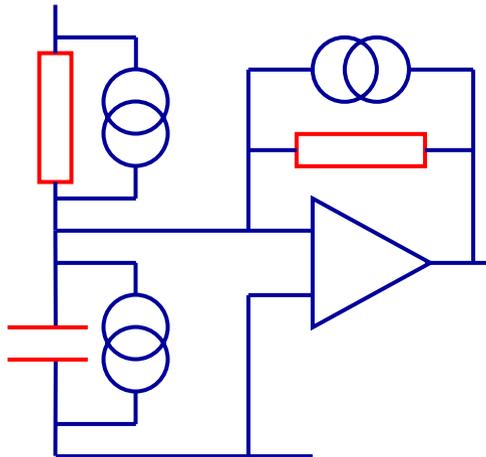
⇒ per G_1 elevato rumore dominato dal primo stadio

Posizione delle sorgenti di rumore

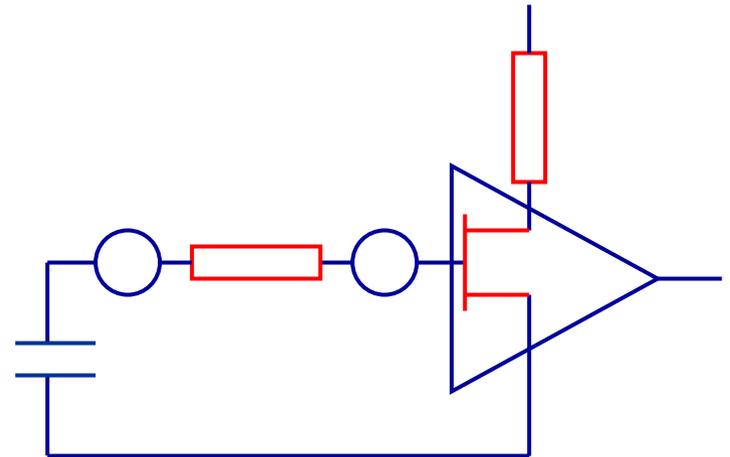
- Due sorgenti per rappresentare le caratteristiche di rumore di un circuito per qualsiasi tipo di sorgente resistiva di segnale



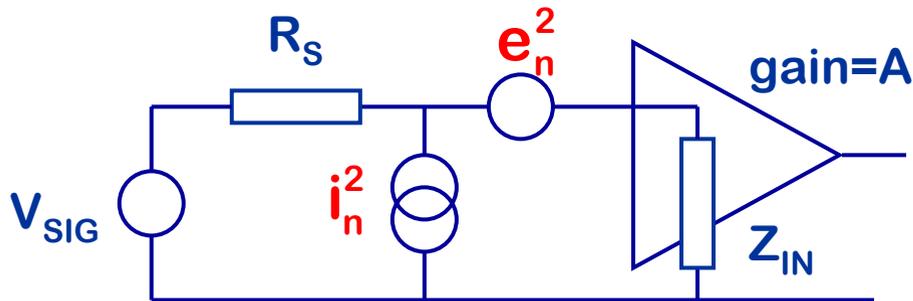
Sorgenti rumore parallelo
appaiono come correnti all'ingresso



Sorgenti rumore serie
appaiono come tensioni all'ingresso



Rumore riferito all'ingresso



- Sorgente di segnale con R_S
- sorgenti di rumore
- amplificatore con guadagno A e impedenza di ingresso Z_{IN}

rumore in uscita

$$e_{OUT}^2 = A^2 \left[e_n^2 \frac{Z_{IN}^2}{(Z_{IN} + R_S)^2} + i_n^2 R_S^2 \frac{Z_{IN}^2}{(Z_{IN} + R_S)^2} + \right]$$

funzione di trasferimento

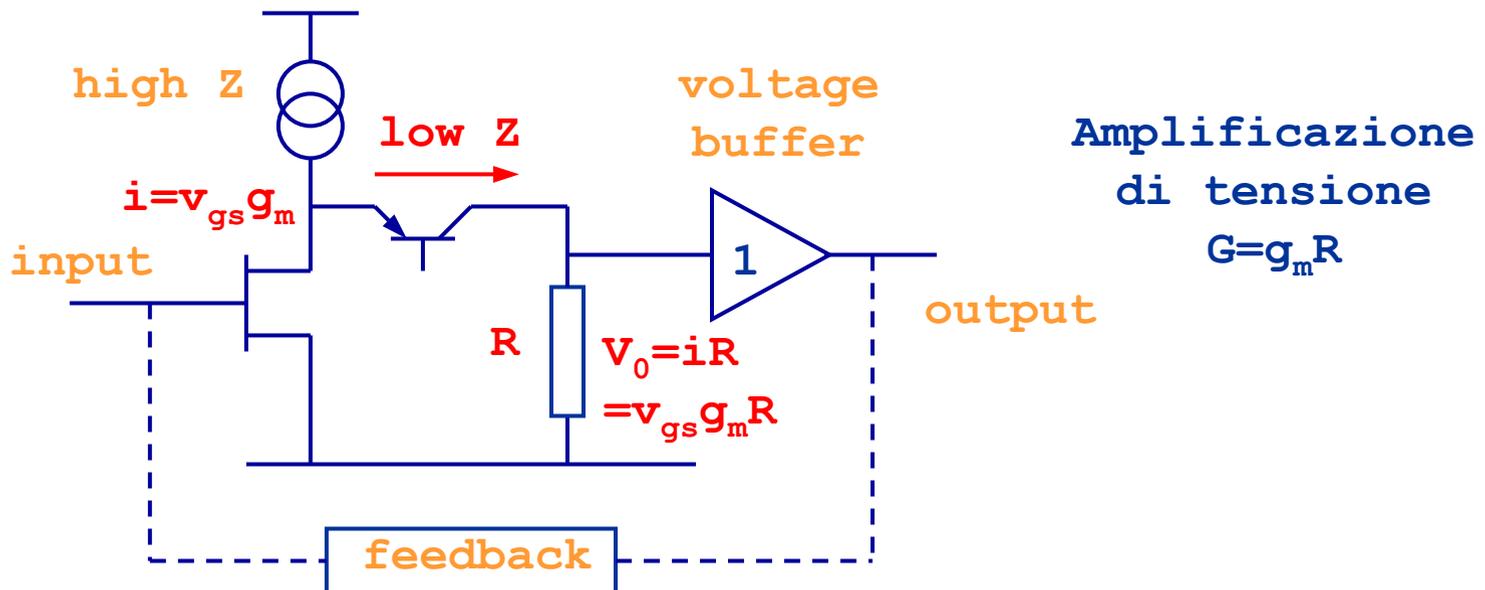
$$K = \frac{V_{OUT}}{V_{IN}} = A \cdot V_{SIG} \cdot \frac{Z_{IN}}{(Z_{IN} + R_S) \cdot V_{SIG}} = A \cdot \frac{Z_{IN}}{(Z_{IN} + R_S)}$$

rumore all'ingresso

$$e_{IN}^2 = \frac{e_{OUT}^2}{K^2} \Rightarrow e_{IN}^2 = e_n^2 + i_n^2 R_S^2 \quad \text{indipendente da } A \text{ e } Z_{IN}$$

Amplificatore

- primo stadio di amplificazione domina su rumore totale
- particolare amplificatore a basso rumore \Rightarrow preamplificatore



- preamplificatore il contributo dominante è dato dal dispositivo di ingresso \Rightarrow per comprendere comportamento del sistema occorre studiare dispositivo di ingresso (BJT o FET)

Tecnologie monolitiche per applicazioni *custom*

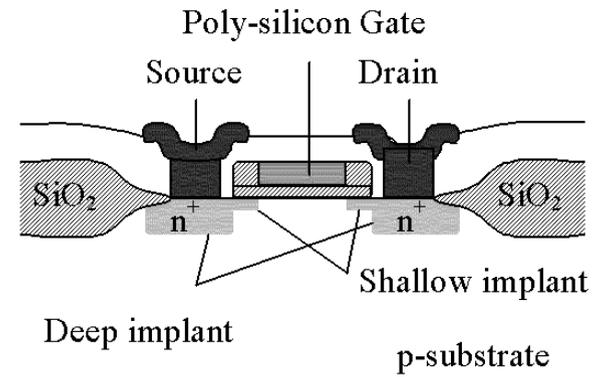
- **Bipolare**
 - molto usata in passato per elettronica analogica
 - pochi venditori
 - migliore velocità e consumo potenza rispetto a CMOS
 - bassa densità di integrazione
- **CMOS standard**
 - adatta per molte applicazioni analogiche
 - ottima per circuiti misti A/D
 - elevata densità di integrazione
 - ampiamente disponibile
 - breve ciclo di vita (3 anni/generazione)
- **BiCMOS**
 - complessità dei processi
- **Silicon on Insulator (SOI)**
 - modeste velocità per applicazioni digitali
 - svantaggi in analogico
- **SiGe**
 - complessità equivalente a BiCMOS
 - dispositivi bipolari veloci e *submicron* CMOS
 - disponibilità crescente
- **GaAs**
 - non adatta per applicazioni analogiche a larga banda

Tecnologie CMOS per elettronica di Front-end

- relativamente economiche anche per produzioni su piccola scala grazie ai *multiproject foundry runs* (Mosis, Europractice)
- possono essere posizionate vicino ad *array* di rivelatori con elevata densità
- consentono di combinare diverse funzioni su di un singolo chip riducendo i costi di PCB, circuiti ibridi, cavi...
- riduzione del consumo di potenza
- intrinseca resistenza alle radiazioni per tecnologie *deep submicron*

Sorgenti di rumore nei transistori MOS

- **Rumore termico di canale**
moto casuale dei portatori liberi nella regione inversa di canale
- **Rumore 1/f**
non esiste teoria \Rightarrow necessario eseguire misure sperimentali



- Rumore associato alla resistenza di substrato $R_{BB'}$
- Rumore associato alla resistenza di gate $R_{GG'}$
- Rumore associato alla corrente di *leakage*

Rumore termico di canale

(strong inversion)

- Dovuto al moto casuale dei portatori liberi nella regione inversa di canale per effetto dell'agitazione termica
- Per un dispositivo in *strong inversion* e in saturazione la densità spettrale di potenza è espressa come

$$S_{ID}(f) = 4kTg_{d0}$$

K costante di Boltzmann, T temperatura assoluta, g_{d0} è la conduttanza di canale a $V_{DS}=0$

$$g_{d0} = \left. \frac{dI_D}{dV_{DS}} \right|_{V_{DS}=0}$$

⇒ nel caso estremo in cui $V_{DS}=0$ la zona inversa di canale può essere considerata come una R omogenea

Rumore termico di canale

(strong inversion)

- per applicazioni analogiche i MOS operano in saturazione ($V_{DS} > 0$) \Rightarrow il canale non può più essere considerato come una R omogenea
- \Rightarrow il rumore termico viene calcolato per integrazione lungo il canale e si ottiene

$$S_{ID}(\mathbf{f}) = 4kT\Gamma g_{d0}$$

In saturazione ($V_{DS} > V_{GS} - V_{Th}$) e per MOS a canale lungo

$$\Gamma \approx \frac{2}{3} \quad g_{d0} = g_m \quad \Rightarrow \quad S_{ID}(\mathbf{f}) = 4kT\Gamma g_m$$

$$g_m = \left. \frac{dI_D}{dV_{GS}} \right|_{V_{DS}=\text{cost}}$$

transconduttanza di canale

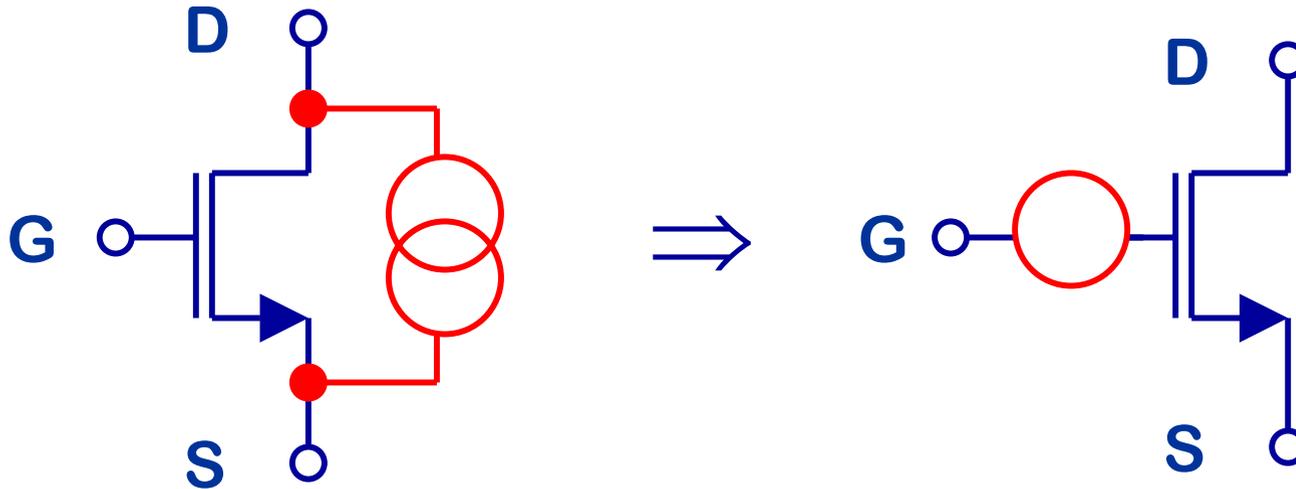
Rumore termico per MOS a canale corto

- al \downarrow della minima lunghezza di canale intervengono due effetti legati alla presenza di valori elevati del campo elettrico longitudinale del canale ($E=V_{DS}/L$)
 - \downarrow della mobilità dei portatori: la mobilità \downarrow all' \uparrow del campo e la velocità dei portatori tende a raggiungere un valore di saturazione $v_{sat}=\mu_0 E_C$ (μ_0 mobilità a bassi campi, E_C campo critico)
 - \uparrow della temperatura dei portatori: la temperatura dei portatori nel canale \uparrow rispetto a quella del reticolo
- questi effetti provocano un \uparrow del coefficiente Γ che può raggiungere valori >1 in dispositivi CMOS *deep submicron*

Rumore termico riferito al gate

Rappresentazione equivalente:

- considero il MOS come privo di rumore
- aggiungo un generatore di rumore di tensione serie in ingresso che in out ha stesso effetto del rumore intrinseco



$$S_{ID}(f) = 4kT\Gamma g_m \quad \Rightarrow \quad S_{in}(f) = \frac{S_{ID}(f)}{g_m^2} = 4kT\Gamma \frac{1}{g_m}$$

Rumore termico di canale

(weak inversion)

- Per un dispositivo in *weak inversion* e in saturazione la densità spettrale di potenza può essere espressa come

$$S_{ID}(\mathbf{f}) = 2qI_D$$

q carica dell'elettrone, I_D corrente di drain

In *weak inversion*

$$g_m = \frac{I_D}{nV_T}$$

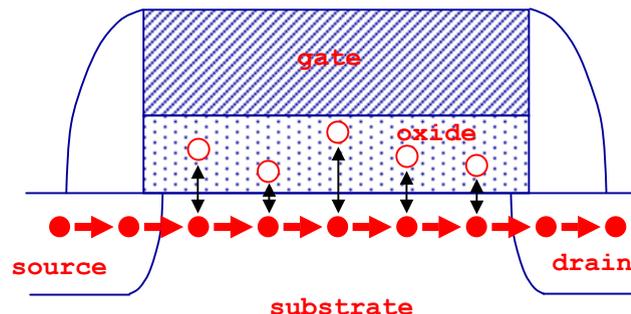
$$\Rightarrow S_{in}(\mathbf{f}) = 4kT \frac{1}{2} \frac{1}{g_m} = 4kT \Gamma \frac{1}{g_m} \quad \Gamma = \frac{1}{2}$$

Rumore $1/f$

- osservato in tutti i dispositivi \Rightarrow probabile esistenza di un meccanismo fisico fondamentale (non ancora trovato)
- elevato nei MOS a causa del meccanismo di conduzione superficiale
- esistenza di numerose teorie basate su meccanismi fisici diversi ma riconducibili a due teorie di base
 - Fluttuazione della mobilità dei portatori dovuta a fenomeni di generazione e ricombinazione
 - Fluttuazione della densità dei portatori a causa di fenomeni di interazione con impurità del cristallo

Fluttuazione del numero di portatori di carica

- interazione fra portatori di carica nel canale e trappole dislocate all'interfaccia $Si-SiO_2$ e all'interno dell'ossido di gate



- cattura ed emissione portano ad una fluttuazione nel # di portatori e quindi della corrente di drain

Rumore 1/f nella corrente di drain

- rappresentato da generatore di corrente tra D e S con densità spettrale di rumore

$$S_{1/f}(\mathbf{f}) = \frac{K_a g_m^2}{C_{OX}^2 WL} \frac{1}{f^\alpha}$$

α parametro ≈ 1

K_a parametro fortemente dipendente dalla tecnologia

$K_a \approx$ costante per dispositivi di uno stesso processo con valori diversi per nMOS e pMOS

Rappresentazione riferita al gate del MOS

$$S_{in_1/f}(\mathbf{f}) = \frac{K_a}{C_{OX}^2 WL} \frac{1}{f^\alpha}$$

Rumore termico associato alla resistenza di substrato

- Dispositivi realizzati all'interno di *well* caratterizzate da resistività non trascurabile
- ⇒ in serie al terminale di substrato è presente una R il cui valore dipende da geometria del dispositivo, resistività del substrato, posizione dei contatti
- densità spettrale di rumore riferita al gate

$$S_{in_RBB}(f) = 4kTR_{BB} \frac{g_{mb}^2}{g_m^2}$$

$$g_{mb} = \frac{dI_D}{dV_{BS}} \quad \text{transconduttanza di substrato}$$

Rumore termico associato alla resistenza di gate

- in serie al terminale di gate è presente una R dovuta a
 - resistenza del gate in silicio policristallino
 - resistenza dei contatti
 - resistenza linee di connessione
- densità spettrale di rumore riferita al gate

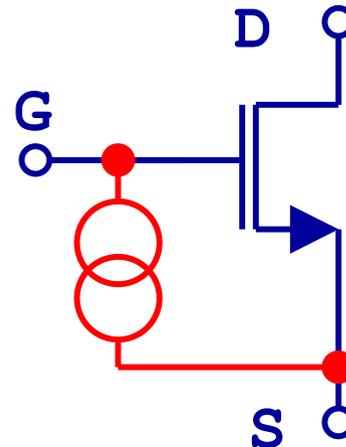
$$S_{in_RGG}(f) = 4kTR_{GG}$$

R_{GG} , dipende fortemente da layout dispositivo

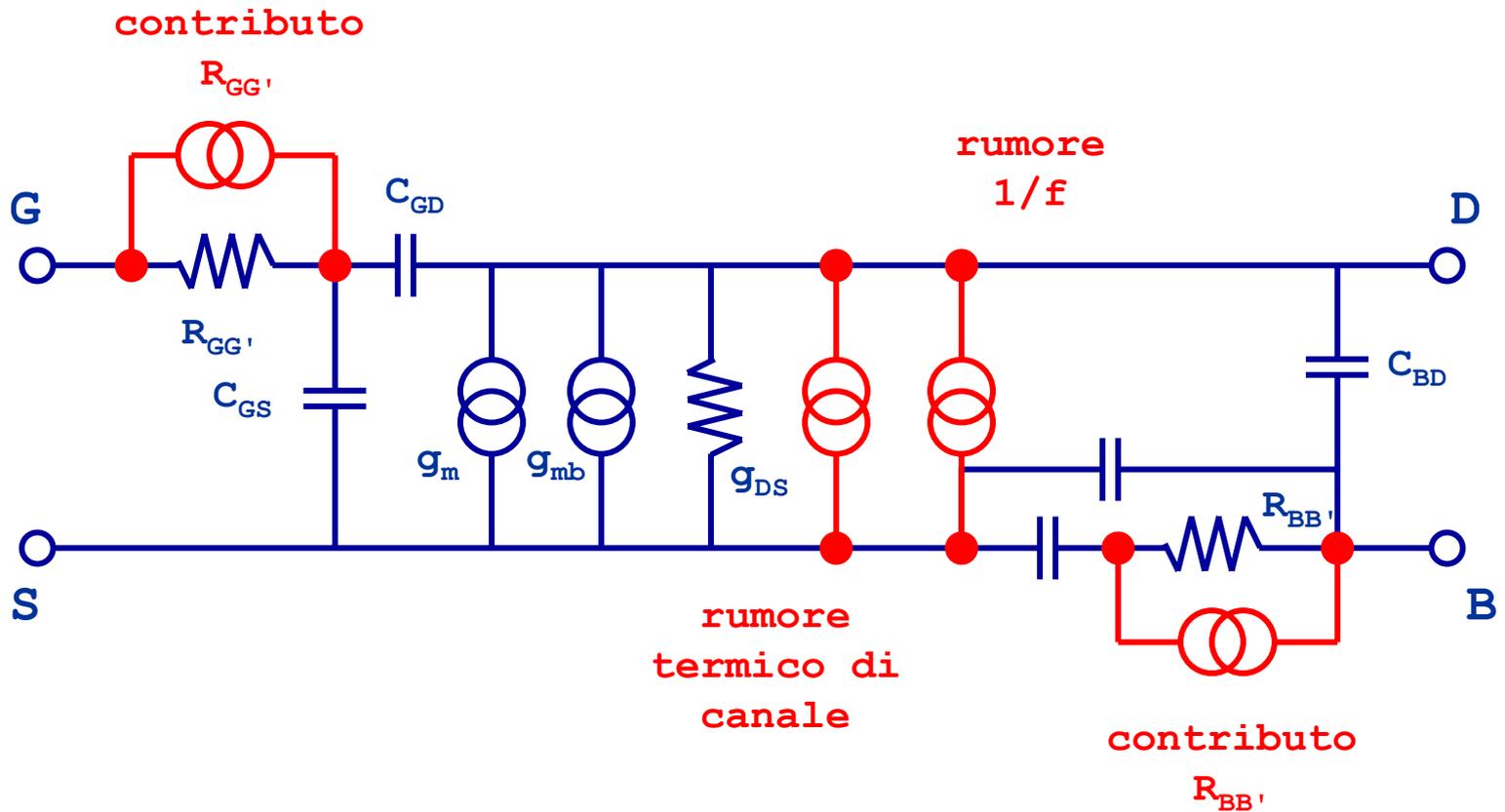
Rumore associato alla corrente di gate

- per MOS a canale lungo I_G assume valori dell'ordine del $fA \Rightarrow$ trascurabile
 - al \downarrow di t_{ox} , $I_G \uparrow$
- $\Rightarrow I_G$ da origine a contributo di rumore parallelo (trascurabile per tecnologie a canale lungo)

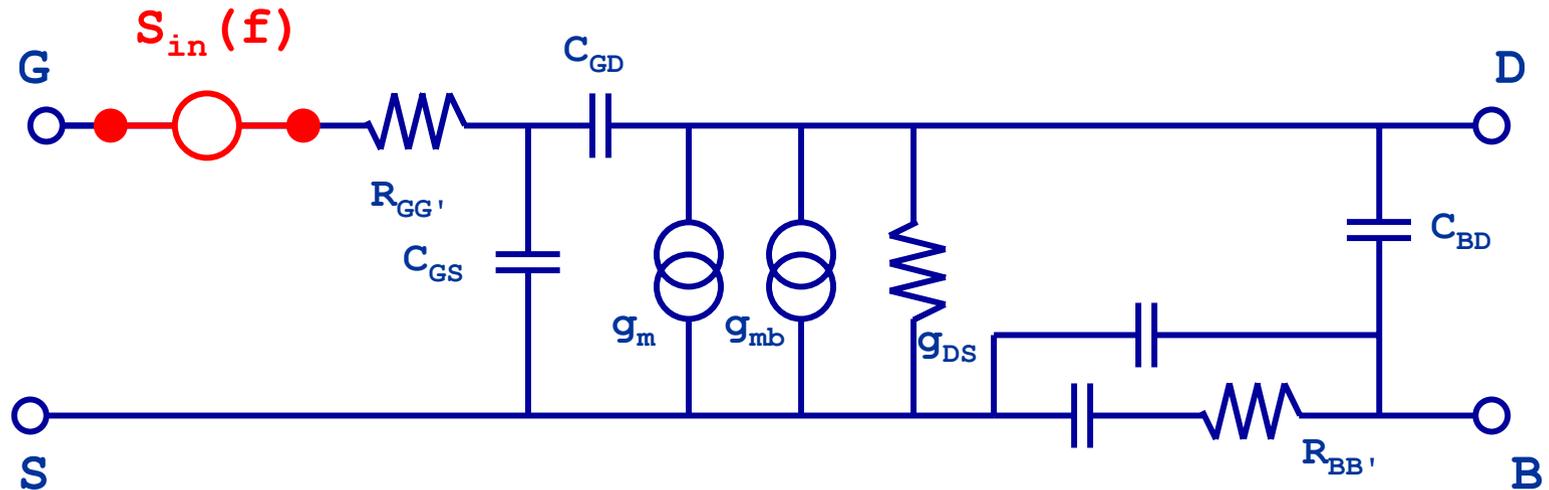
$$S_{I_G}(f) = 2qI_G$$



Circuito equivalente



Circuito con generatori riferiti all'ingresso



$$S_{in}(f) = 4kT\Gamma \frac{1}{g_m} + \frac{K_a}{C_{OX}^2 WL} \frac{1}{f} + 4kTR_{GG'} + 4kT \frac{g_{mb}^2}{g_m^2} R_{BB'}$$

Rumore termico
di canale

Rumore 1/f

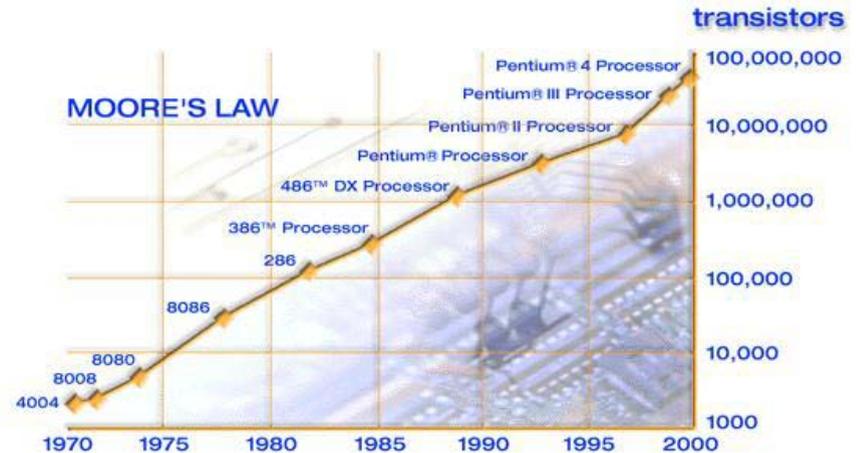
Rumore termico
resistenza
di gate

Rumore termico
resistenza
di substrato

Scaling tecnologico

Moore's law

Number of Integrated Circuit components will double every 18 months

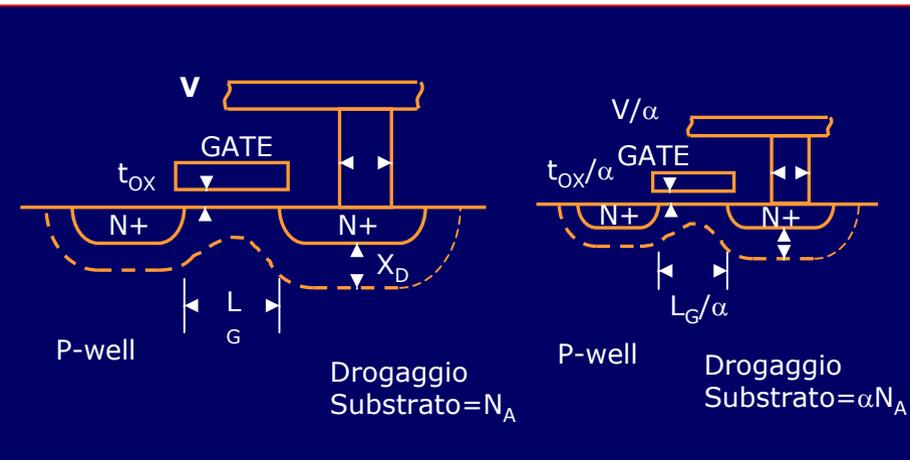


www.intel.com

Ridurre le dimensioni dei dispositivi per

- migliorare le prestazioni in termini di densità, velocità e consumo di potenza (per circuiti digitali)
- senza introdurre effetti che possano modificare il corretto funzionamento dei dispositivi

Fattori di *Scaling*



Parametro	Scaling a campo costante	Scaling generale
Lunghezza di canale L	$1/\alpha$	$1/\alpha$
Larghezza di canale W	$1/\alpha$	$1/\alpha$
Spessore dell'ossido t_{ox}	$1/\alpha$	$1/\alpha$
Campo elettrico	1	ε
Tensione di alimentazione	$1/\alpha$	ε/α
Drogaggio	α	$\varepsilon\alpha$
Area	$1/\alpha^2$	$1/\alpha^2$
Capacità	$1/\alpha$	$1/\alpha$
Dissipazione di potenza	$1/\alpha^2$	ε^2/α^2

Anno	1997	1999	2001	2003	2006	2009
Lunghezza minima di canale [μm]	0.25	0.18	0.15	0.13	0.10	0.07
Spessore dell'ossido di gate [nm]	5.0	4.0	3.3	2.8	2.2	2.0
Tensione massima di alimentazione [V]	2.5	1.8	1.6	1.5	1.2	0.9
Tensione di soglia V_{th} [mV]	500	470	440	420	400	370

Effetti dello *Scaling* sul rumore

$$S_{in}(f) = 4kT\Gamma \frac{1}{g_m} + \frac{K_a}{C_{ox}^2 WL} \frac{1}{f}$$

$$g_m = \sqrt{\frac{2}{n} \mu C_{ox} \frac{W}{L} I_{DS}}$$

$$C_{ox} = \frac{\epsilon_{SiO_2}}{t_{ox}}$$

scaling \Rightarrow $t_{ox} \downarrow$ $C_{ox} \uparrow$ $g_m \uparrow$

Rumore bianco: a pari W/L e I_D si ha una riduzione del rumore perché C_{ox} (e quindi anche g_m) aumentano con lo *scaling*

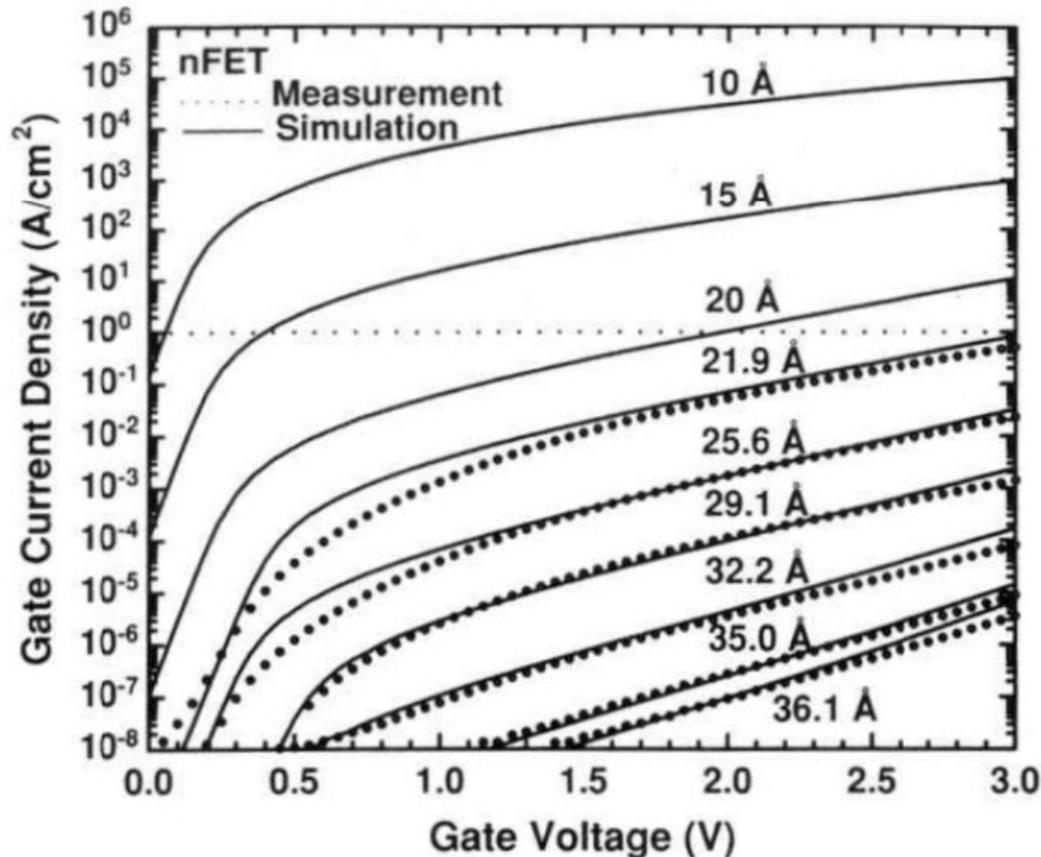
Rumore 1/f: supponiamo che K_a non cambi con lo *scaling* \Rightarrow si ha un miglioramento se si mantiene costante l'area del dispositivo (WL)

Effetti dello *Scaling* sul rumore

Per un dispositivo con le stesse dimensioni (W/L) e condizioni di polarizzazione (I_D) rumore bianco e $1/f$ dovrebbero diminuire con lo *scaling*, **tuttavia...**

- nei MOS a canale submicrometrico ci sono altri effetti che possono causare un aumento del rumore quali
 - portatori caldi
 - resistenze parassite
- la costante K_a dipende fortemente dalla tecnologia e potrebbe essere difficile tenerla sotto controllo nei processi più avanzati
- con lo *scaling* si ha una \downarrow di $t_{ox} \Rightarrow \uparrow$ di $I_G \Rightarrow$ contributo di rumore granulare dovuto alla corrente di *leakage* non più trascurabile per tecnologie nanometriche

Leakage current shot-noise



$$S_{IG}(f) = 2qI_G$$

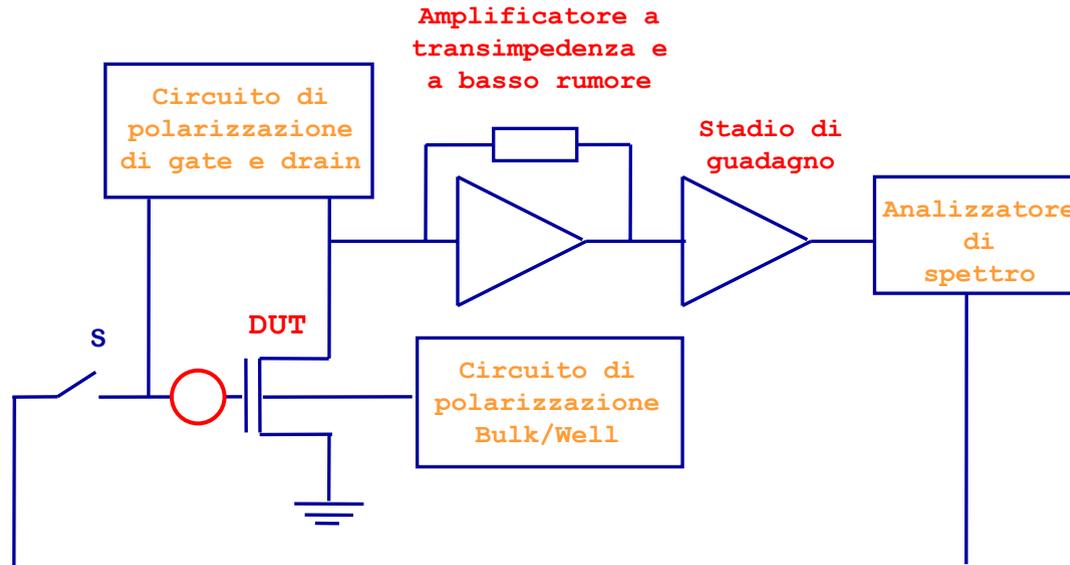
- densità di corrente = 1 A/cm²
 - W = 1000 μm
 - L = 0.1 μm
- ⇒ I_G = 1 μA
- ⇒ S_{IG} = 2qI_G = 0.56 pA/√Hz
- ⇒ valori non trascurabili

Misura del rumore di un MOS

Per poter misurare la densità spettrale di rumore di un MOS bisogna disporre di un sistema di misura che provveda a:

- Polarizzare il dispositivo sotto misura
- amplificare il suo rumore in modo che possa essere misurato con un comune analizzatore di spettro
- contribuisce in modo trascurabile al rumore totale in uscita

Sistema di misura



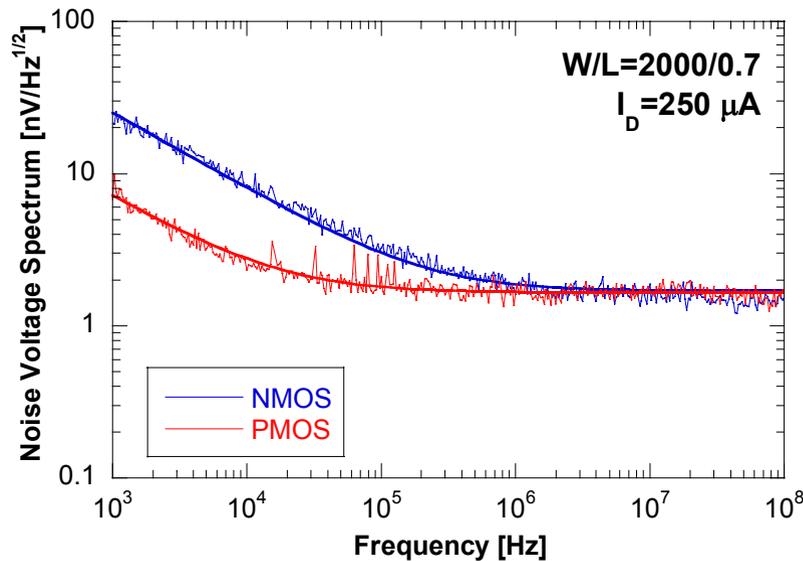
$$e_{n_DUT}(f) = \sqrt{\frac{V_{OUT}^2(f) - V_{GND}^2(f)}{|G(f)|^2}}$$

Procedura di misura

1. misura della funzione di trasferimento:
 $G(f)$
2. misura del rumore totale in out al
circuito di misura: V_{OUT}^2
3. misura del rumore di fondo: V_{GND}^2

$$e_{n_DUT}(f) = \sqrt{\frac{V_{OUT}^2 - V_{GND}^2}{|G(f)|^2}}$$

Spettro di rumore

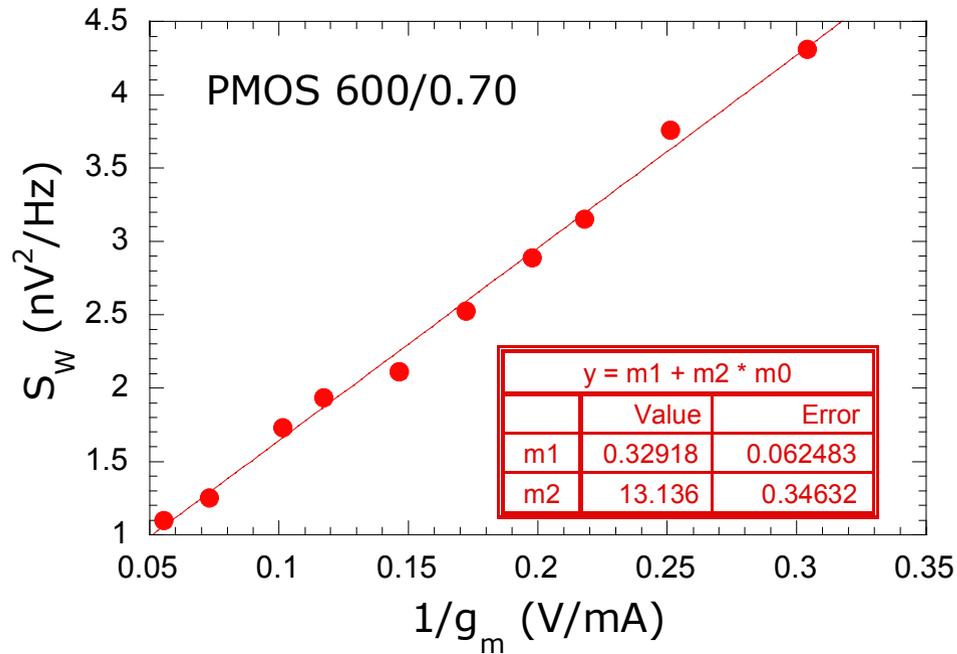


y = sqrt(m1+m2/m0)		
	Value	Error
m1	2.8774	0.1648
m2	6.3078e+05	6083.9

y = sqrt(m1+m2/m0)		
	Value	Error
m1	2.7537	0.060458
m2	49160	811.41

$$S_{in}(f) = \underbrace{4kT\Gamma \frac{1}{g_m} + 4kTR_{GG'}}_{m1} + \underbrace{4kT \frac{g_{mb}^2}{g_m^2} R_{BB'} + \frac{K_a}{C_{OX}^2 WL f}}_{m2/m0}$$

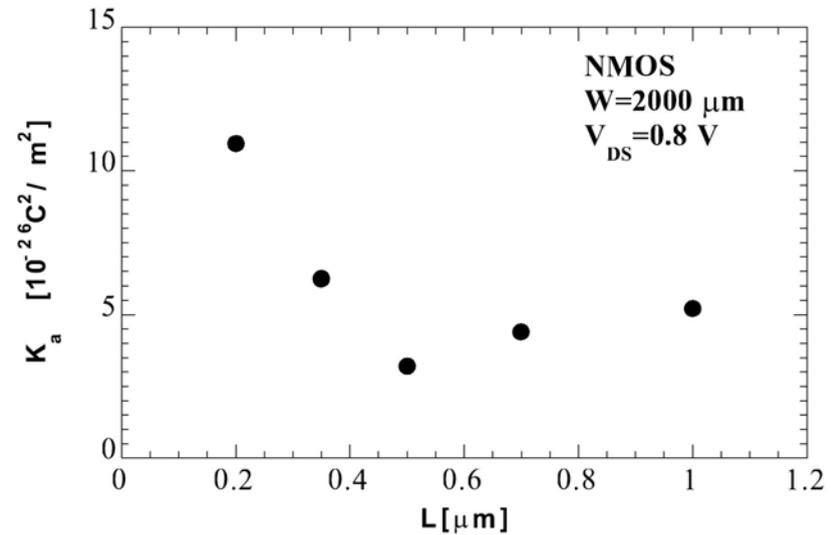
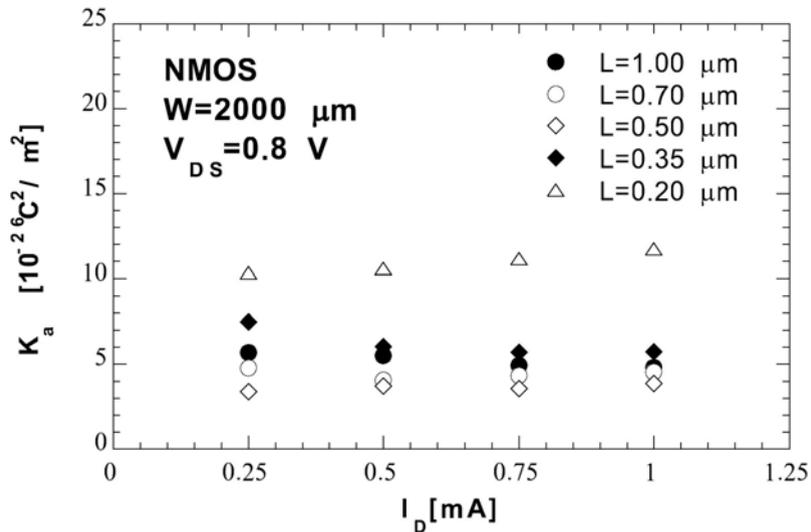
Rumore bianco



$$S_W = \underbrace{4kTR_{GG'} + 4kT \frac{g_{mb}^2}{g_m^2} R_{BB'}}_{m1} + \underbrace{4kT \Gamma \frac{1}{g_m}}_{m2 * m0} \quad \frac{g_{mb}}{g_m} \approx \text{cost}$$

Rumore 1/f

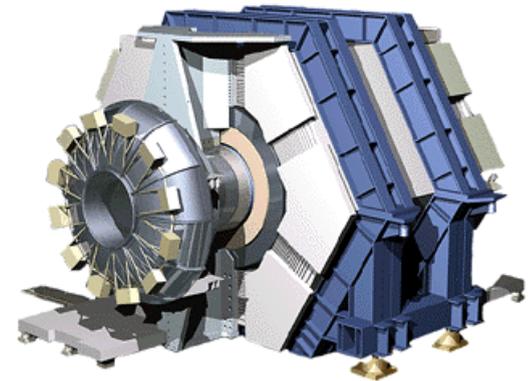
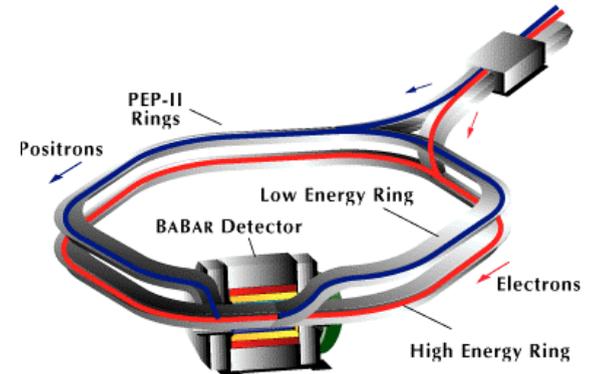
$$S_{in_{1/f}}(f) = \frac{K_a}{C_{OX}^2 WL} \frac{1}{f}$$



- K_a poco dipendente da I_D
- K_a dipende leggermente da geometria (\uparrow al \downarrow di L)

BaBar

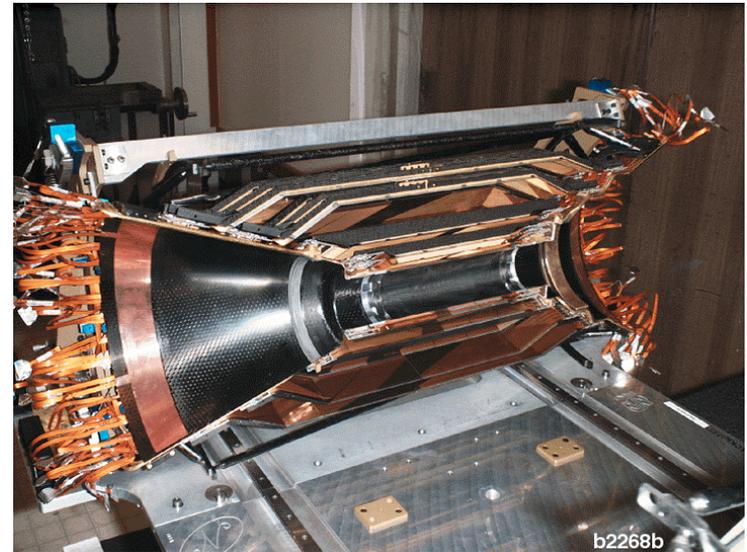
- esperimento di fisica particellare per lo studio della violazione del principio di simmetria di carica-parità (*CP violation*)
- analisi del tempo di decadimento delle coppie *B \bar{B}* prodotte dalla collisione *e⁻e⁺*
- realizzato allo Stanford Linear Accelerator Center (Palo Alto-CA)
- Collider: *upgrade* del *Positron Electron Project* (PEP II) in grado di accelerare e far collidere elettroni (9 GeV) e positroni (3.1 GeV)



BaBar

Silicon Vertex Tracker (SVT)

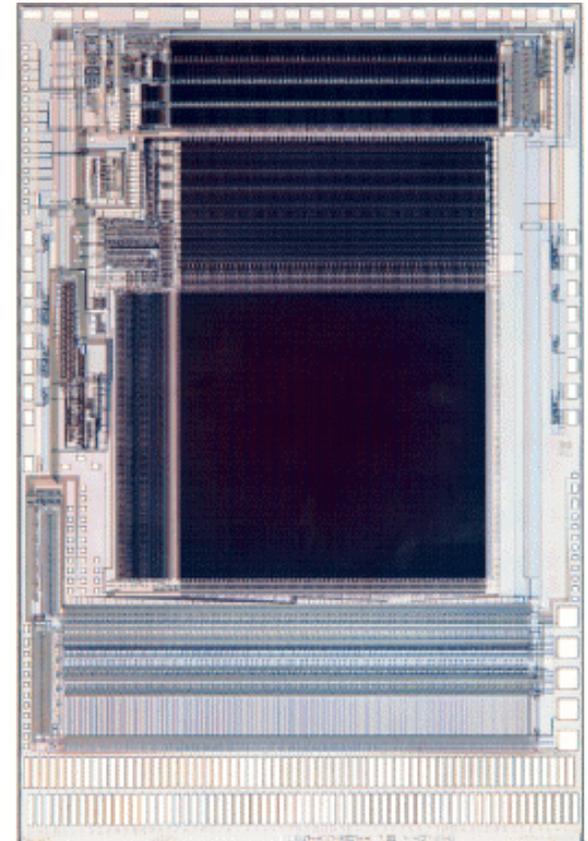
- rivelatori a microstriscia doppia-faccia
- segnale letto da un IC a basso rumore *rad-hard*
- ha 5 piani di rivelatori
 - 3 (interni) per la misura di angolo e parametri di impatto
 - 2 per la rilevazione della traccia
- Il rivelatore copre da 350 mrad nella *forward direction* a 500 mrad nella *backward direction*



A ToM

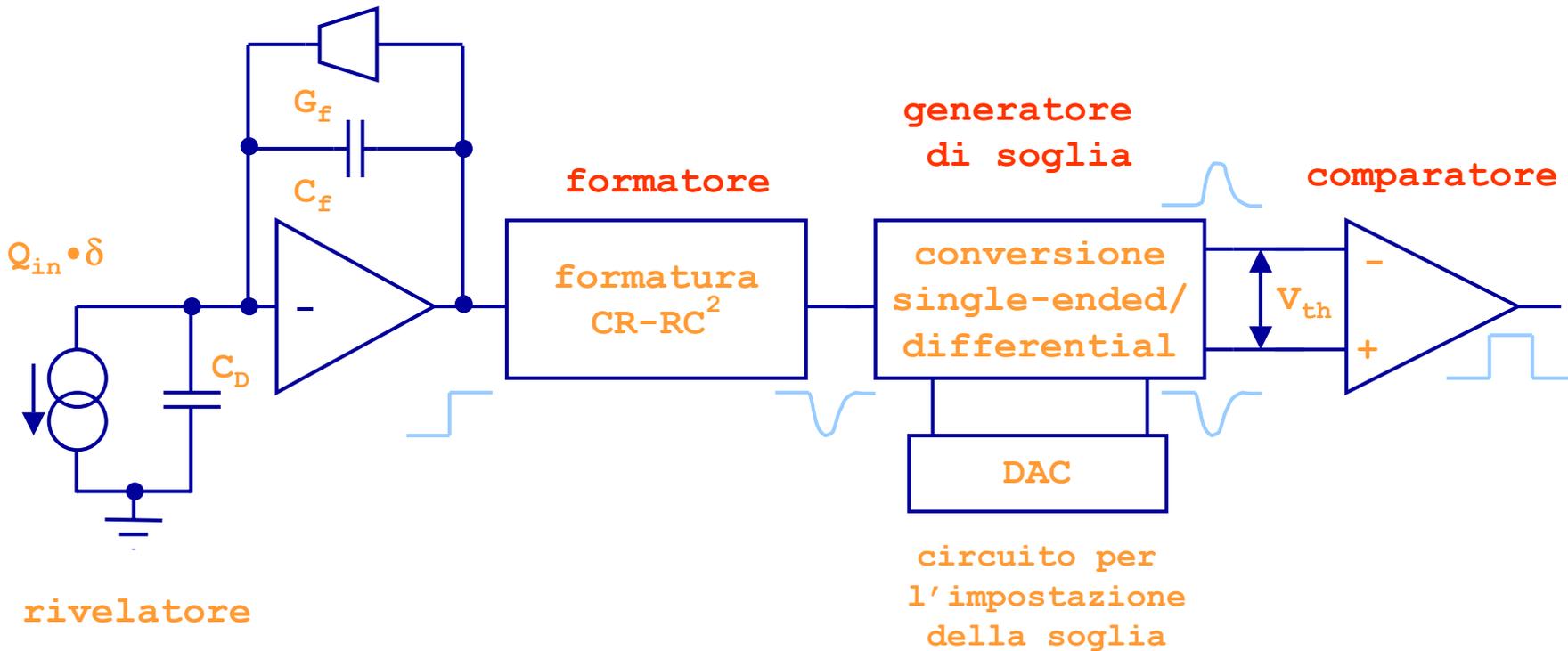
A Time-over-threshold-Machine

- elettronica di front-end per l'elaborazione dei segnali provenienti dal BaBar Silicon Vertex Tracker (SVT)
- 128 canali di acquisizione e condizionamento del segnale
- Conversione A/D basata su di un processore ToT a soglia programmabile
- $f_{\text{clock}} = 60 \text{ MHz}$
- Dimensioni $5.7 \times 8.3 \text{ mm}^2$ per 330.000 dispositivi
- tecnologia *rad-hard* CMOS $0.8 \mu\text{m}$

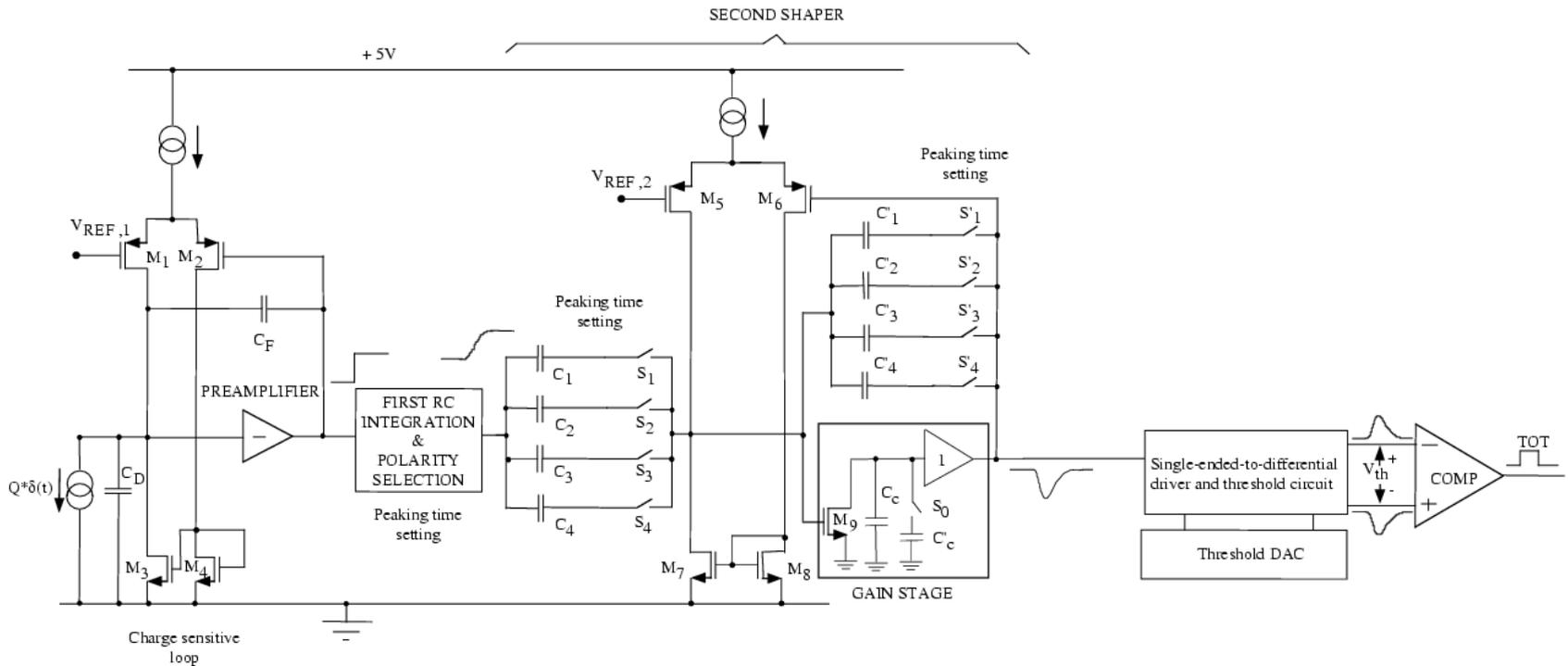


AToM sezione analogica

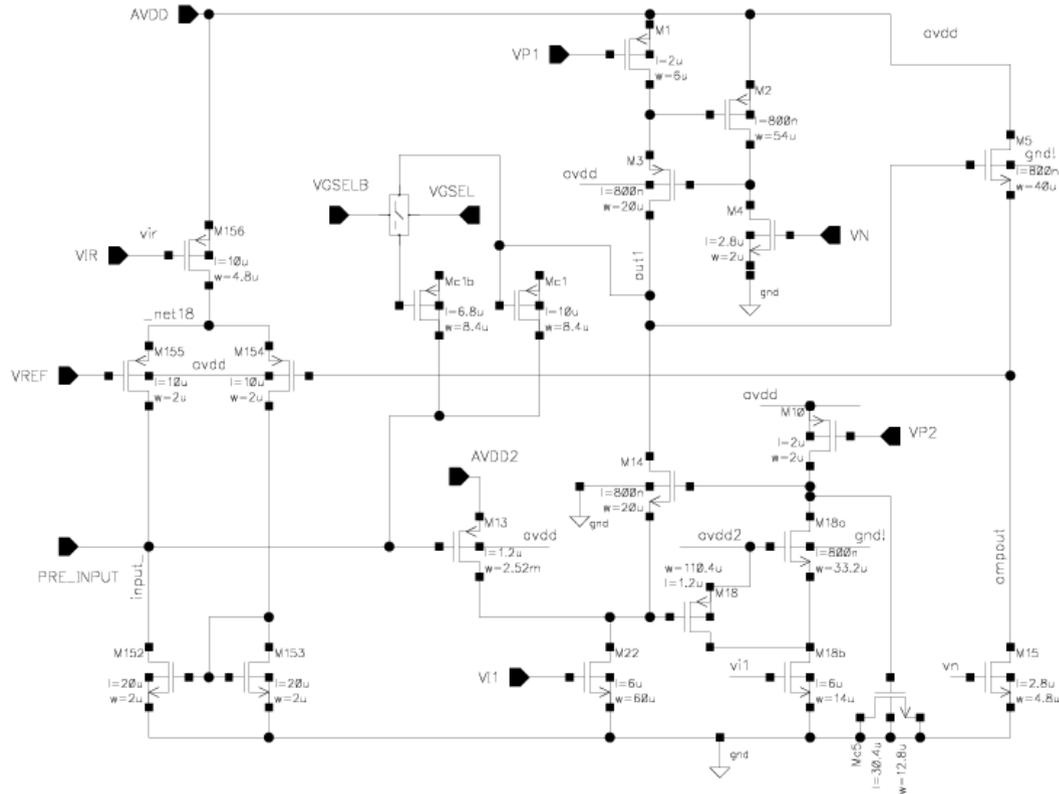
preamplificatore



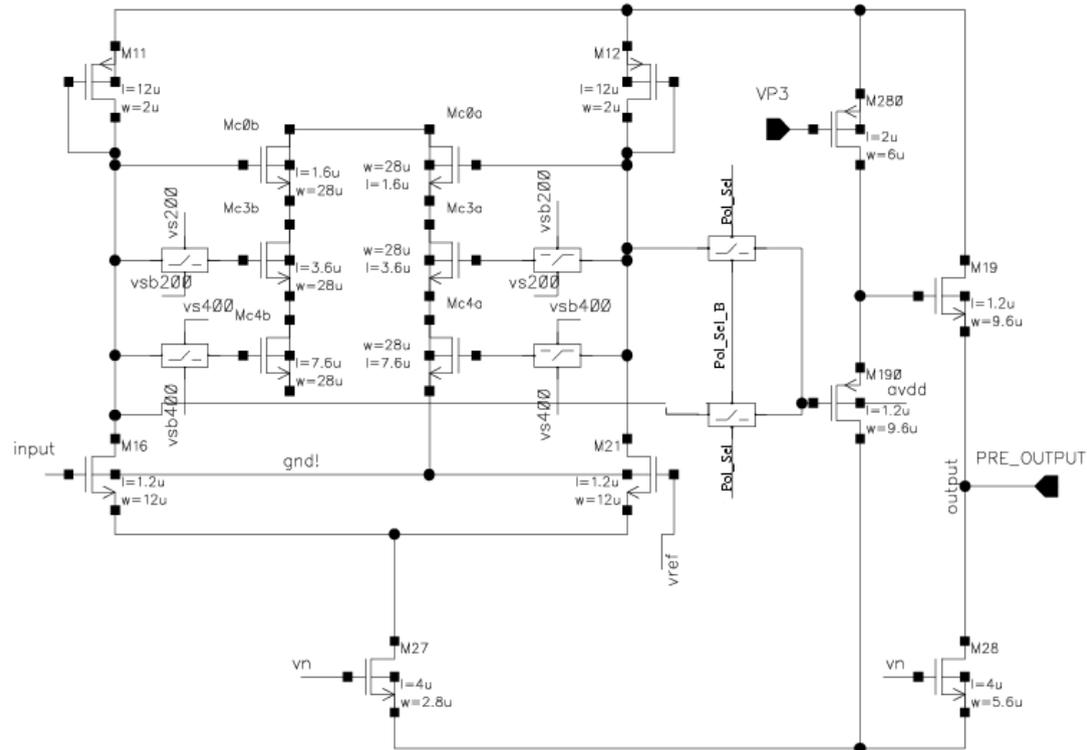
AToM sezione analogica



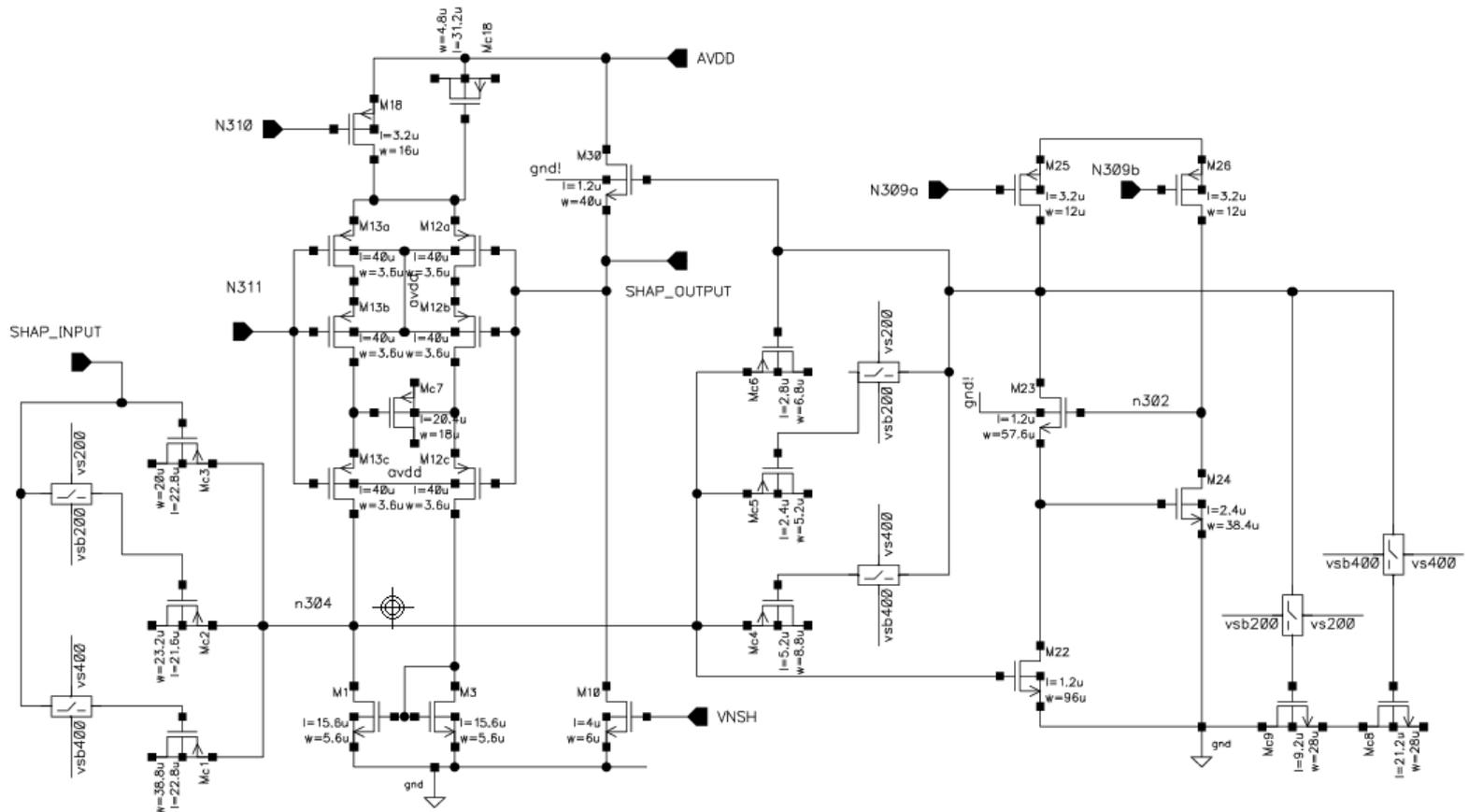
Preamplificatore



Integratore e *polarity selection*



Shaper



Bibliografia

- Y.P. Tsividis, "Operation and modeling of the MOS transistor", Second edition, McGraw Hill, 1999.
- Z. Y. Chang and W. M. C. Sansen, "Low-Noise Wide-Band Amplifiers in Bipolar and CMOS Technologies". Norwell, MA: Kluwer, 1991.
- A. Van der Ziel, "Noise in solid state devices and circuits", John Wiley & Sons, 1986.
- V. Re, I. Bietti, R. Castello, M. Manghisoni, V. Speziali, and F. Svelto, "Experimental Study and Modeling of the White Noise Sources in Submicron P and N-MOSFETs ", *IEEE Trans. Nucl. Sci.*, vol. 48, no. 4, pp. 1577-1586, Aug. 2001.
- M. Manghisoni, L. Ratti, V. Re, V. Speziali, "Instrumentation for Noise Measurements on CMOS Transistors for Fast Detector Preamplifiers", *IEEE Trans. Nucl. Sci.*, vol. 49, No. 3, June 2002, pp. 1281-1286.
- Frank, D.J., Dennard, R.H.; Nowak, E., Solomon, P.M., Taur, Y., Hon-Sum Philip Wong, "Device scaling limits of Si MOSFETs and their application dependencies", *Proceedings of the IEEE* ,vol. 89 , no. 3 , March 2001, pp. 259 – 288.